

(19)日本国特許庁 (JP)

(12) 公開実用新案公報 (U)

(11)実用新案出願公開番号

実開平5-76048

(43)公開日 平成5年(1993)10月15日

(51)Int.Cl.<sup>5</sup>  
H 01 L 21/60

識別記号 庁内整理番号  
3 1 1 R 6918-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全2頁)

(21)出願番号 実願平4-23597

(22)出願日 平成4年(1992)3月19日

(71)出願人 000002945

オムロン株式会社

京都府京都市右京区花園土堂町10番地

(72)考案者 阪元 智朗

京都市右京区花園土堂町10番地 オムロン  
株式会社内

(72)考案者 谷上 昌伸

京都市右京区花園土堂町10番地 オムロン  
株式会社内

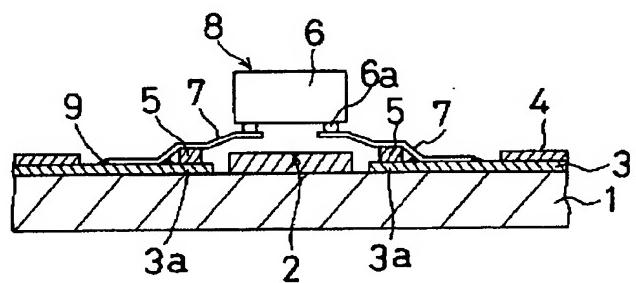
(74)代理人 弁理士 中野 雅房

(54)【考案の名称】電子部品の実装構造

(57)【要約】

【目的】基板上に小さな実装面積で電子部品を実装でき、しかもリードフレームとランド間で電気的ショートが生じない電子部品の実装構造を提供する。

【構成】ペアチップIC 6のパンプ 6aをTABテープのリードフレーム 7に接合した後、キャリアフィルムを残してリードフレーム 7のみと共にペアチップIC 6をTABテープから分離し、ICパッケージ 8を形成する。回路基板 1のランド 3a上に絶縁スペーサ 5を形成しておき、ICパッケージ 8のリードフレーム 7を絶縁スペーサ 5により支持させ、リードフレーム 7の先端をランド 3aに接合する。



(2)

## 【実用新案登録請求の範囲】

【請求項 1】 電子部品を基板上に TAB 実装された実装構造において、

キャリアフィルムを残してリードフレームのみと共に TAB テープから分離された電子部品が基板上に置かれ、基板のランドに接合された前記リードフレームと基板との間に絶縁スペーサが形成された電子部品の実装構造。

## 【図面の簡単な説明】

【図 1】 本考案の一実施例による電子部品の実装構造を示す断面図である。

【図 2】 同上の実施例に用いられている回路基板を示す一部破断した平面図である。

【図 3】 従来例による電子部品の実装構造を示す断面図

2

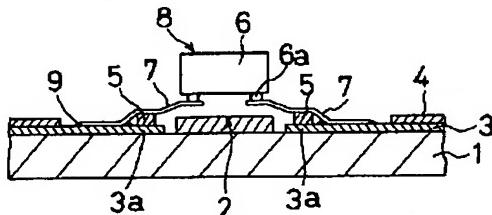
である。

【図 4】 従来例による別な電子部品の実装構造の問題点を示す一部省略した説明図である。

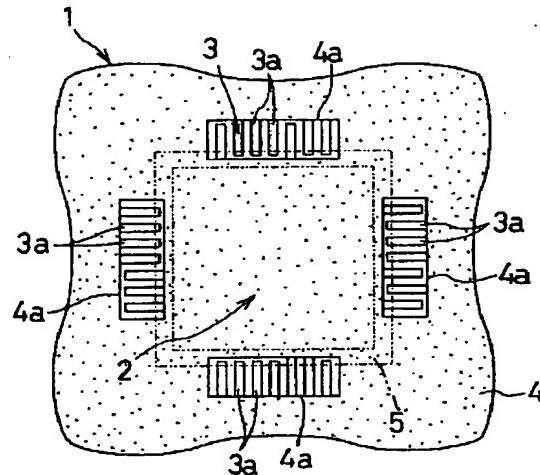
## 【符号の説明】

- |    |           |
|----|-----------|
| 1  | 回路基板      |
| 3  | 配線パターン    |
| 3a | ランド       |
| 4  | レジスト膜     |
| 5  | 絶縁スペーサ    |
| 6  | ペアチップ IC  |
| 7  | リードフレーム   |
| 8  | I C パッケージ |

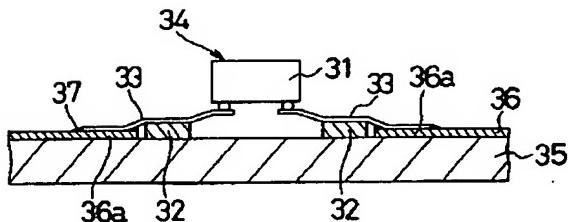
【図 1】



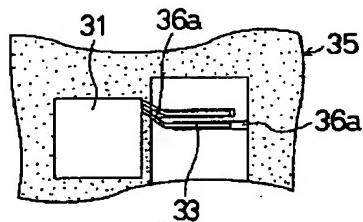
【図 2】



【図 3】



【図 4】



(3)

**【考案の詳細な説明】****【0001】****【産業上の利用分野】**

本考案は、電子部品の実装構造に関する。具体的にいうと、本考案は、電子部品を基板に TAB 実装した電子部品の実装構造に関する。

**【0002】****【背景技術とその問題点】**

図3は従来の電子部品の実装構造を示す断面図である。これは一般に TAB (Tape Automated Bonding) 実装構造と呼ばれるものである。この TAB 実装構造を実装手順に沿って説明すると、ペアチップ IC31 を TAB テープのリードフレーム33に接合した後、キャリアフィルム32を一部残して TAB テープからリードフレーム33を打ち抜き、リードフレーム33をフォーミング加工し、ペアチップ IC31 とキャリアフィルム32とリードフレーム33からなる IC パッケージ34を形成する。

**【0003】**

この IC パッケージ34をフェースダウンで回路基板35に実装して配線パターン36のランド36aにリードフレーム33を位置合わせし、リードフレーム33の端部とランド36aをハンダ37で接合する。また、リードフレーム33に残されたキャリアフィルム32は、リードフレーム33と回路基板35との間に介在している。

**【0004】**

しかしながら、このような電子部品の実装構造にあっては、キャリアフィルム32を帶びている分だけリードフレーム33が長くなり、キャリアフィルム32の幅だけペアチップ IC31 とランド36aとの距離をとらなければならず、回路基板35上における実装面積が大きくなるという欠点があった。

**【0005】**

また、キャリアフィルム32はリードフレーム33に固着しているので、例えばリードフレーム33をランド36aにハンダ接合する際の熱に耐えるよう、耐熱性に優れた材質を使用しなければならず、フィルム材質が限定されると共にフ

(4)

イルムコストが高くつくという問題があった。

#### 【0006】

このような欠点を回避するためには、キャリアフィルム32を帯びないリードフレームにより実装する構造が考えられる。すなわち、ベアチップIC31をTABテープのリードフレーム33に搭載した後、キャリアフィルムを残してベアチップIC31を搭載したリードフレーム33だけをTABテープから切り出し、このフィルムレスのICパッケージを回路基板35に実装すれば、キャリアフィルムのない分だけリードフレーム33を短くでき、ベアチップIC31の実装面積を小さくできる。また、キャリアフィルムも耐熱性の低い材質を用いることができる。

#### 【0007】

しかし、図3に示すような従来の実装構造からキャリアフィルム32を除くと、リードフレーム33が回路基板35上で支持されなくなるので、リードフレーム33が下方へ撓み易くなり、図4に示すようにリードフレーム33が隣のランド36aに接触し、電気的なショートを発生する恐れがあった。これを防止しようとすると、回路基板の配線パターンを工夫する必要があり、IC近傍における配線パターン設計が制約されるという不都合があった。

#### 【0008】

##### 【考案が解決しようとする課題】

本考案は、叙上の従来例の欠点に鑑みてなされたものであり、その目的とするところは、電子部品を小さな実装面積に実装でき、実装コストも低く、しかもリードフレームの短絡事故も防止することができる電子部品の実装構造を提供することにある。

#### 【0009】

##### 【課題を解決するための手段】

本考案に係る電子部品の実装構造は、電子部品を基板上にTAB実装された実装構造において、キャリアフィルムを残してリードフレームのみと共にTABテープから分離された電子部品が基板上に置かれ、基板のランドに接合された前記リードフレームと基板との間に絶縁スペーサが形成されていることを特徴として

いる。

### 【0010】

#### 【作用】

本考案にあっては、TABテープのキャリアフィルムを用いることなく電子部品を実装しているので、キャリアフィルム分だけリードフレームを短くでき、電子部品と基板のランドとの距離を短くできる。この結果、従来のTAB実装構造に比べてリードフレームを短くできる分だけ電子部品の実装面積を小さくできる。

### 【0011】

また、キャリアフィルムは基板への実装後には用いられないで、キャリアフィルムに高い耐熱性を要求されず、フィルム材質の選択の幅が広がり、フィルムコストも安価にできる。

### 【0012】

しかも、キャリアフィルムを基板への実装用に用いないにも拘らず、リードフレームと基板との間に絶縁スペーサを形成しているので、リードフレームは絶縁スペーサによって支持され、リードフレームないしランド間が狭ピッチであっても、リードフレームが隣のリードフレームまたはランドに接触してショートする恐れがなくなる。さらに、電子部品の近傍における配線パターン設計も容易になる。

### 【0013】

#### 【実施例】

図1は本考案の一実施例によるICの実装構造を示す断面図、図2はICを実装するための回路基板を示す一部破断した平面図である。

### 【0014】

図2に示すように、回路基板1上のIC実装位置2の四周には配線パターン3の端末に位置する複数のランド3aが配置されており、これらのランド領域を開口させるようにして回路基板1の表面をレジスト膜4で被覆し、レジスト膜4の開口部4aから各ランド3aを露出させてある。各ランド3aのリードフレーム7を接合する部分よりも内周側を横切るようにして回路基板1上に絶縁スペーサ

(6)

5が形成されており、絶縁スペーサ5は全体としてIC実装位置2を囲むようにして角柱状に形成されている。この絶縁スペーサ5は、角柱状に成形されたものを回路基板1の上に接着してもよく、あるいは、回路基板1の上に印刷により形成してもよい。なお、絶縁スペーサ5は、図1のようにランド3aの内周側端部からはみ出さないようにしても良く、あるいは、図2のようにランド3aの内周側端部からはみ出していても差し支えない。

#### 【0015】

一方、回路基板1上に実装されるICパッケージ8は、TABテープのリードフレーム7にペアチップIC6のバンプ6aを接合してペアチップIC6をTABテープに搭載した後、キャリアフィルムを残してリードフレーム7のみと共にペアチップIC6をTABテープから分離し、リードフレーム7をフォーミング加工したものである。

#### 【0016】

図1に示すように、このキャリアフィルムを帯びないICパッケージ8はフェースダウンで回路基板1の上に実装され、リードフレーム7の端部を回路基板1のランド3aに位置合わせし、リードフレーム7をランド3aにハンダ9により接合される。こうして回路基板1に実装された状態においては、ランド3aとリードフレーム7の間に絶縁スペーサ5が介在しており、各リードフレーム7が接合箇所以外ではランド3aと接触しないよう絶縁スペーサ5によって支持されている。従って、ペアチップIC6に加えられた外力や自重によりリードフレーム7が曲がり、回路基板1の配線パターン3等に接触して電気的ショートが生じることを防止することができる。

#### 【0017】

また、この絶縁スペーサ5はリードフレーム7を保持するキャリアフィルムの役目をするものではないので、リードフレーム7に対する位置や幅等に制約を受けることがなく、絶縁スペーサ5を設けたことによってリードフレーム7を長くするものではない。従って、キャリアフィルムを用いることなく、絶縁スペーサ5によりリードフレーム7を支持させることにより、ペアチップIC6の実装面積を小さくすることができる。また、絶縁スペーサ5の材質もキャリアフィルム

(7)

のように材質の制約を受けにくく、フィルムである必要もなく、絶縁性と適當な厚みさえあれば樹脂や塗料のようなものでもよい。従って、実装コストも安価になる。

#### 【0018】

なお、絶縁スペーサ5の材質は樹脂など絶縁性のものなら特に限定されない。また、絶縁スペーサ5の形状は、角枠状に限らず、IC実装位置2も覆うような面状のものでもよく、各ランド領域毎に複数に分割されたものでも良い。

#### 【0019】

##### 【考案の効果】

本考案によれば、キャリアフィルム分だけリードフレームを短くできるので、従来のTAB実装構造に比べてリードフレームを短くでき、電子部品の実装面積を小さくして、回路の高集積化に寄与できる。また、キャリアフィルムは基板への実装時には用いられないで、キャリアフィルムに高い耐熱性を要求されず、フィルムコストも安価にできる。

#### 【0020】

しかも、キャリアフィルムを基板への実装用に用いないにも拘らず、リードフレームと基板との間に絶縁スペーサを形成しているので、リードフレームは絶縁スペーサによって支持され、リードフレームないしランド間が狭ピッチであっても、リードフレームが隣のリードフレームまたはランドに接触してショートする恐れがなくなる。さらに、回路がショートする恐れが少なくなるので、電子部品近傍における配線パターン設計も容易になる。